

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-333825

(43)Date of publication of application : 02.12.1994

(51)Int.Cl.

H01L 21/20  
H01L 21/322  
H01L 21/336  
H01L 29/784

(21)Application number : 05-142881

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 21.05.1993

(72)Inventor : TERAMOTO SATOSHI

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To reduce the influence of a metallic element which is a catalyst material remaining in a crystalline silicon film by performing gettering for a metallic element (e.g. nickel) in the crystalline silicon film which is a catalyst material introduced for promoting crystallization by a PSG film provided on a substrate.

**CONSTITUTION:** After a foundation film 102 is formed on a substrate 101 and an amorphous silicon film 104 is formed, a silicon nickel film is formed and nickel for promoting crystallization is introduced. A silicon oxide film 105 and a PSG film 106 are further formed. The amorphous silicon film 104 is annealed at a temperature below a crystallization temperature for crystallizing the amorphous silicon film 104. In the process, gettering is performed for the nickel made to function as a catalyst when the amorphous silicon film 104 is crystallized through existence of the PSG film 106. Thereby, it is possible to prevent detrimental effect of a nickel element on operation of the device.



## LEGAL STATUS

[Date of request for examination] 25.08.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3190483

[Date of registration] 18.05.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-333825

(43)公開日 平成6年(1994)12月2日

(51)Int.Cl.	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/20		8122-4M		
21/322	R	8617-4M		
21/336				
29/784		9056-4M	H 01 L 29/78	311 Y 審査請求 未請求 請求項の数1 FD (全6頁)

(21)出願番号 特願平5-142881

(22)出願日 平成5年(1993)5月21日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 寺本聰

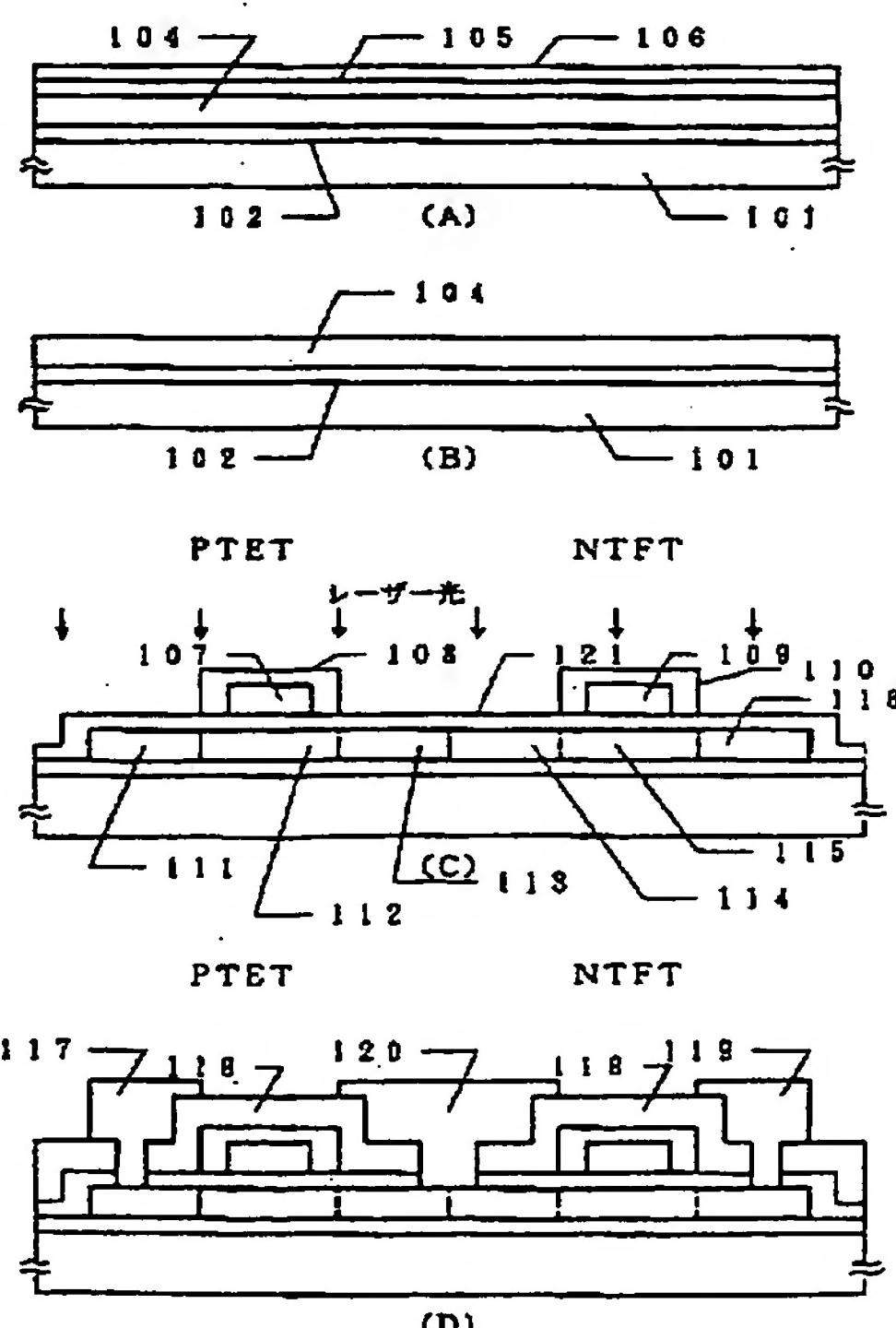
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54)【発明の名称】 半導体装置作製方法

(57)【要約】

【目的】 結晶シリコン膜中の金属元素の影響を低減する。

【構成】 基板101上に絶縁膜102を設け、さらにアモルファスシリコン膜104を設け、アモルファスシリコン膜104上に、結晶化を助長する金属元素を導入し、さらに絶縁膜105とPSG膜106を成膜する。そして、この金属元素を触媒材料として、600°C以下の温度でシリコン膜104を結晶化させる。この際、PSG膜99の作用で、金属元素がゲッタリングされる。



(2)

2

【特許請求の範囲】  
**【請求項1】** 基板上に実質的にアモルファス状態のシリコン膜を形成する工程と、前記工程の前または後にニッケル、鉄、コバルト、白金のうち、少なくとも1つの元素を含む膜を成膜する工程と、前記結晶化したシリコン膜上に絶縁膜を形成する工程と、前記絶縁膜上にPSG膜を形成する工程と、前記シリコン膜を通常のアモルファスシリコン膜の結晶化温度以下の温度でアニールすることにより結晶化させる工程と、を有する半導体装置作製方法。

## 【発明の詳細な説明】

## 【0001】

【産業上利用分野】本発明は、アモルファスシリコン膜を加熱アニールによって結晶化させた結晶シリコン膜を半導体装置に利用することに関する。

## 【0002】

【従来の技術】従来より、ガラス基板上に多数のTFT(薄膜トランジスタ、一般には薄膜シリコン半導体を用いた絶縁ゲート型電界効果半導体装置が用いられる)をマトリック状に設け、やはりマトリックス状に設けられた画素を駆動するアクティブマトリックス型液晶表示装置が知られている。このアクティブマトリックス型液晶表示装置の画素の駆動に用いられるTFTとしては、アモルファスシリコンを用いたものが一般的であるが、さらなる性能の向上を計るために、結晶性を有するシリコン(以下結晶シリコンという)を用いることが有効である。

【0003】結晶シリコンを形成する方法としては、気相法やスパッタ法で形成したアモルファスシリコンにレーザー光のエネルギーを与えて結晶化させる方法、さらには気相法やスパッタ法で形成したアモルファスシリコンを加熱アニールし、結晶化させる方法が知られている。しかしながら、レーザー光を用いる方法は、レーザー光の照射面積が小さく、また再現性の問題等から实用性が低い。また加熱アニールによる方法は、加熱温度が600℃以上必要であり、基板としてガラス基板(一般にコーニング7059ガラスが用いられる)を用いる場合には、600℃の温度では温度がやや高く(コーニング7059ガラスの歪点は593℃)、大面積基板を用いる場合には問題があった。またこの場合、600℃の温度で24時間程度加熱アニールする必要があり、生産性の観点からも問題があった。

【0004】一方、アモルファスシリコン膜に微量のニッケル元素を導入し、かかる後に加熱アニールを行うと、550℃、4時間程度の加熱アニールによって結晶化することが実験的に確かめられている。しかしながら、このニッケルを触媒材料として、熱アニールによる

結晶化を助長する方法は、結晶シリコン中に金属元素であるニッケルが残留してしまい、この結晶シリコンを用いて半導体装置(例えばTFT)を作製した際に、その性能や信頼性に低下をきたすことが懸念される。

## 【0005】

【発明が解決しようとする課題】そこで、本発明は、550℃程度(実験では450℃程度でも結晶化が見られた)の温度でのアニールで結晶性シリコン膜がガラス基板上に形成できる方法において、結晶シリコン膜中に残存する結晶化のための触媒材料である金属元素の影響を低減させる構成、さらにはその方法を提供すること目的とする。

【0006】本発明は、基板上に実質的にアモルファス状態のシリコン膜を形成する工程と、前記工程の前または後にニッケル、鉄、コバルト、白金のうち、少なくとも1つの元素を含む膜を成膜する工程と、前記結晶化したシリコン膜上に絶縁膜を形成する工程と、前記絶縁膜上にPSG膜を形成する工程と、前記シリコン膜を通常のアモルファスシリコン膜の結晶化温度以下の温度でアニールすることにより結晶化させる工程と、を有する半導体装置作製方法を要旨とするものである。

【0007】上記発明は、基板上に設けられたPSG膜によって、結晶化を助長するために導入した触媒材料である結晶シリコン膜中の金属元素(例えはニッケル)をゲッタリングせんとするものである。上記発明において、PSG膜というのは、リンシリサイドガラス(Phosphosilicate Glass)のことであり、公知のように塗布や気相法によって形成することができる。

【0008】シリコン膜の結晶化を助長するための触媒材料である金属元素としては、ニッケル、鉄、コバルト、白金の内、少なくとも一つの元素を用いることができる。

【0009】実質的なアモルファス状態の膜の作製方法としては、公知のプラズマCVD法や減圧熱CVD法、さらには光CVD法やスパッタ法を挙げることができる。この実質的なアモルファス状態の膜というのは、通常アモルファスシリコン太陽電池やアモルファスシリコンTFTに用いられるアモルファスシリコン半導体膜のことである。

【0010】通常のアモルファスシリコン膜の結晶化温度というのは、前述したように600℃以上の温度のことをいう。即ち、本発明においては、600℃以下の温度で結晶化ができる特徴とするものである。本発明における結晶化の工程は、550℃の温度であれば4時間程度で十分であることが確認されており、また450℃程度の温度でも可能であることが確認されている。従って、本発明における結晶化のためのアニール温度は、450℃～550℃の温度(勿論基板の耐熱性等の問題が許せばそれ以上の温度でもよい)であると定めることができる。

(3)

3

## 【0011】

【作用】PSG膜が存在することによって、シリコン膜を結晶化させる際に触媒として作用させたニッケル等の金属元素をゲッタリングすることができ、この結晶化したシリコン膜を利用した半導体装置の電気的特性や安定性を向上させることができる。

## 【0012】

【実施例】【実施例1】本実施例は、ガラス基板上に結晶シリコンを用いたPチャネル型TFT（PTFTという）とNチャネル型TFT（NTFTという）とを相補型に組み合わせた回路を形成する例である。本実施例の構成は、アクティブ型の液晶表示装置の周辺ドライバ回路や画素部分のスイッチング素子（相補型回路によって画素の駆動を行う）に利用することができる。

【0013】図1に本実施例の作製工程の断面図を示す。まず、基板（コーニング7059）101上にスパッタリング法によって厚さ100～2000Åここでは500Å厚さに酸化珪素の下地膜102を形成した。つぎにスパッタリング法によって、厚さ5～200Å、例えば20Åの珪化ニッケル膜（化学式Ni<sub>x</sub>Si<sub>x</sub>、0.4≤x≤2.5、例えば、x=2.0）を成膜する。この工程によって、下地膜102上、言い換えるならば後に成膜されるアモルファスシリコン膜104下に珪化ニッケル膜として、ニッケルが導入されることになる。

【0014】また下地膜102の上にアモルファスシリコン膜104を成膜した後、珪化ニッケル膜を成膜してもよい。即ち、ニッケルが導入されるのは、アモルファスシリコン膜104の下側であっても、また上側でもよい。

【0015】つぎに、プラズマCVD法によって、厚さ500～1500Å、例えば1000Åの真性（I型）のアモルファスシリコン膜104を成膜した。さらに酸化珪素膜105をTEOSと酸素とを用いたプラズマCVD法によって1000Åの厚さに成膜した。さらに、スピニコート法によって1000Åの厚さにPSG膜106を形成した。さらに200℃、30分の条件でこのPSG膜のベーク工程を行った。PSG膜の材料としては、市販の酸化珪素系被膜の形成用塗布液を用い、Pの濃度が5×10<sup>14</sup>～5×10<sup>21</sup>cm<sup>-3</sup>となるようにした。またその厚さは、200～2000Åの厚さの範囲で設定すればよい。

【0016】そして、これを水素還元雰囲気下（好ましくは、水素の分圧が0.1～1気圧）、550℃で4時間アニールしてシリコン膜104を結晶化させた。この際、珪化ニッケル膜が成膜された領域において、基板101に対して垂直方向にシリコン膜104の結晶化が起こる。ここでは、全面に珪化ニッケル膜を形成したので、シリコン膜104の全体が結晶化する。（図1(B)）

【0017】上記工程の結果、アモルファスシリコン膜

4

を結晶化させて、結晶シリコン膜104を得ることができた。そして、酸化珪素膜105とPSG膜106とを取り除いた。その後、結晶シリコン膜104をパターニングすることで素子間分離を行った。つぎに、スパッタリング法によって厚さ1000Åの酸化珪素膜121をゲート絶縁膜として成膜した。スパッタリングには、ターゲットとして酸化珪素を用い、スパッタリング時の基板温度は200～400℃、例えば350℃、スパッタリング雰囲気は酸素とアルゴンで、アルゴン/酸素=0～0.5、例えば0.1以下とした。引き続いて、スパッタリング法によって、厚さ6000～8000Å、例えば6000Åのアルミニウム（0.1～2%のシリコンを含む）を成膜した。なお、この酸化珪素膜121とアルミニウム膜の成膜工程は連続的に行うことが望ましい。

【0018】そして、シリコン膜をパターニングして、ゲート電極107、109を形成した。さらに、このアルミニウムの電極の表面を陽極酸化して、表面に酸化物層108、110を形成した。この陽極酸化は、酒石酸が1～5%含まれたエチレングリコール溶液中で行った。得られた酸化物層108、110の厚さは2000Åであった。なお、この酸化物層108と110とは、後のイオンドーピング工程において、オフセットゲート領域を形成する厚さとなるので、オフセットゲート領域の長さを上記陽極酸化工程で決めることができる。

【0019】次に、イオンドーピング法によって、シリコン領域にゲート電極107とその周囲の酸化層108、ゲート電極109とその周囲の酸化層110をマスクとして不純物（燐およびホウ素）を注入した。ドーピングガスとして、fosfin（PH<sub>3</sub>）およびジボラン（B<sub>2</sub>H<sub>6</sub>）を用い、前者の場合は、加速電圧を60～90kV、例えば80kV、後者の場合は、40～80kV、例えば65kVとした。ドース量は1×10<sup>15</sup>～8×10<sup>15</sup>cm<sup>-2</sup>、燐を2×10<sup>15</sup>cm<sup>-2</sup>、ホウ素を5×10<sup>15</sup>cm<sup>-2</sup>とした。ドーピングに際しては、一方の領域をフォトレジストで覆うことによって、それぞれの元素を必要とする場所に選択的にドーピングした。この結果、N型の不純物領域114と116、P型の不純物領域111と113が形成され、Pチャネル型TFT（PTFT）の領域とNチャネル型TFT（NTFT）との領域を形成することができた。

【0020】その後、レーザー光の照射によってアニールを行った。レーザー光としては、KrFエキシマレーザー（波長248nm、パルス幅20nsec）を用いたが、他のレーザーであってもよい。レーザー光の照射条件は、エネルギー密度が200～400mJ/cm<sup>2</sup>、例えば250mJ/cm<sup>2</sup>とし、一か所につき2～10ショット、例えば2ショット照射した。このレーザー光の照射時に基板を200～450℃程度に加熱することは有用である。

(4)

5

【0021】 続いて、厚さ6000Åの酸化珪素膜118を層間絶縁物としてプラズマCVD法によって形成し、これにコンタクトホールを形成して、金属材料、例えば、窒化チタンとアルミニウムの多層膜によってTFTの電極・配線117、120、119を形成した。最後に、1気圧の水素雰囲気で350℃、30分のアニールを行った。以上の工程によって半導体回路が完成した。(図1(D)) この回路は、ゲイト電極が入力となり、電極120が出力となる相補型の構成となる。

【0022】 本実施例においては、ニッケルを導入する方法として、アモルファスシリコン膜104下の下地膜102上に選択的にNiを薄膜(極めて薄いので、膜として観察することは困難である)を全面に成膜し、シリコン膜104全体を一様に結晶成長させたが、一部分にニッケルを導入することで、選択的に結晶化をさせることもできる。その際、ニッケルが導入された領域の周囲では結晶成長が、膜と平行な方向に向かって起こるので、結晶成長の向きとキャリアの移動する方向を合わせることにより、例えば高移動度を有するTFTを作ることができる。本実施例においては、結晶シリコン膜中に含まれるニッケル元素の濃度を、SIMS(二次イオン質量分析法)で調べたところ、 $10^{17} \sim 10^{18} \text{ cm}^{-3}$ であった。

【0023】 また、予めアモルファスシリコンを成膜し、さらにイオンドーピング法を用いて、ニッケルイオンをアモルファスシリコン膜104に選択的に注入する方法を採用してもよい。この場合は、ニッケル元素の濃度を制御することができるという特徴を有する。

【0024】 【実施例2】 本実施例は、アクティブ型の液晶表示装置において、Nチャネル型TFTをスイッチング素子として各画素に設けた例である。以下においては、一つの画素について説明するが、他に多数(一般には数十万)の画素が同様な構造で形成される。

【0025】 本実施例の作製工程の概略を図2に示す。本実施例において、透光性の絶縁基板301として、コーニング7059ガラス基板(厚さ1.1mm、300×400mm)を使用した。まず、このガラス基板上に下地膜302(酸化珪素膜)を1000Åの厚さにスパッタ法で形成する。この酸化珪素膜中には、ニッケルのゲッタリング効果を高めるために、塩素を添加した。

【0026】 この後、LPCVD法もしくはプラズマCVD法でアモルファスシリコン膜303(厚さ300~1500Å、ここでは1000Å)を形成し、この後珪化ニッケル膜(極めて薄いので図示せず)を成膜した。この珪化ニッケル膜は、スパッタリング法によって、厚さ5~200Å、例えば20Åの厚さに形成する。この珪化ニッケル膜は、化学式 $\text{NiSi}_x$ 、 $0.4 \leq x \leq 2.5$ 、例えば、 $x = 2.0$ で示される。即ち、本実施例の構成においては、アモルファスシリコン膜303を成膜後に、その上面にニッケルを珪化ニッケル膜として

6

導入した。

【0027】 さらに酸化珪素膜304を実施例1と同様にTEOSと酸素とを用いたプラズマCVD法によって1000Åの厚さに成膜した。そして、実施例1と同様にして、PSG膜305を200~2000Å、ここでは1000Åの厚さにスピンドル法で塗布し、200℃、30分のベーク工程で成膜を行った。

【0028】 この後、400℃で1時間脱水素化を行い、加熱アニールによって結晶化を行った。このアニール工程は、水素還元雰囲気下(好ましくは、水素の分圧が0.1~1気圧)、550℃で4時間行った。この際、アモルファスシリコン膜303上には、珪化ニッケル膜が成膜されているので、珪化ニッケル膜から結晶化が基板201に垂直方向に起こる。そして、基板201に垂直方向に結晶成長した結晶シリコン膜を得ることができる。(図2(B))

【0029】 そして、この結晶シリコンよりなる半導体領域(303で示される部分)をパターニング(素子間分離)して島状の半導体領域(TFTの活性層)を形成した。さらにテトラ・エトキシ・シラン(TEOS)を原料として、酸素雰囲気中のプラズマCVD法によって、酸化珪素のゲイト絶縁膜(厚さ700~1200Å、典型的には1000Å)300を形成した。基板温度はガラスの縮みやソリを防止するために400℃以下、好ましくは200~350℃とした。しかしながら、この程度の基板温度では、酸化膜中には多量の炭化水素基が含まれ、多くの再結合中心が存在し、例えば、界面準位密度は $10^{12} \text{ cm}^{-2}$ 以上でゲイト絶縁膜としては使用できないレベルのものであった。

【0030】 そこで、図2(C)に矢印で示すようにKrFレーザー光を照射して、この結晶性シリコン膜の結晶性を助長せしめると同時に、ゲイト酸化膜300の再結合中心(トラップセンター)を減少させ、ゲイト酸化膜300の特性の改善を図った。また、このレーザー照射は10torr以下での減圧下で行われるのが好ましい。なぜならば、減圧状態の方が酸化膜中の炭素原子の離脱が容易であるからである。このときにはレーザー光のエネルギー密度は250~300mJ/cm<sup>2</sup>と設定し、また、ショット数も10回とした。この際基板温度を好ましくは、200~400℃、代表的には300℃に保つと良い。その結果、シリコン膜204は結晶性が改善され、また、ゲイト酸化膜の界面準位密度も $10^{11} \text{ cm}^{-2}$ 以下に減少した。

【0031】 次に、アルミニウムのゲート電極306を形成し、基板ごと電解溶液に浸漬して、これを陽極として通電し、ゲート電極等のアルミニウム配線表面に陽極酸化物の層314を厚さ2000Å形成した。この工程の完了した様子を図3(C)に示す。また、陽極酸化工程が終了した後に、逆に負の電圧、例えば-100~-200Vの電圧を0.1~5時間印加してもよい。この

(5)

7

ときには、基板温度は100～250℃、代表的には150℃とすることが好ましい。この工程によって、酸化珪素中あるいは酸化珪素とシリコン界面にあった可動イオンがゲート電極(A1)に引き寄せられる。

【0032】その後、N型の不純物として、硼素をイオンドーピング法でシリコン膜に自己整合的に注入し、TFTのソース／ドレイン307、309、さらにはチャネル形成領域308を形成した。さらに、図2(C)に示すように、これにKrFレーザー光を照射して、このイオンドーピングのために結晶性の劣化したシリコン膜の結晶性を改善せしめた。このときにはレーザー光のエネルギー密度は250～300mJ/cm<sup>2</sup>と設定した。このレーザー照射によって、このTFTのソース／ドレインのシート抵抗は300～800Ω/cm<sup>2</sup>となつた。

【0033】その後、ポリイミドによって層間絶縁物310を形成し、さらに、画素電極313をITOによって形成した。そして、コンタクトホールを形成して、TFTのソース／ドレイン領域にクロム／アルミニウム多層膜で電極311、312を形成し、このうち一方の電極312は画素電極であるITO313にも接続するようにした。クロム／アルミニウム多層膜は、下層にクロム膜20～2000Åここでは1000Å、上層にアルミニウム膜1000～20000Åここでは5000Åが成膜されてできている。これらは連続的にスパッタ法にて形成することが望まれる。最後に、水素中で200～300℃で2時間アニールして、シリコンの水素化を完了した。このようにして、TFTが完成した。そして、同時に作製した多数のTFTをマトリクス状に配列せしめてアクティブマトリクス型液晶表示装置の表示部分の一方の基板を完成させた。

【0034】以上の実施例1および実施例2の構成を採用することで、結晶シリコン中に存在するニッケル元素をゲッタリングさせることができ、装置の動作時において、ニッケル元素が動作に悪影響を及ぼすことを防ぐことができる。

【0035】また、以上の本実施例においては、ゲッタリングを行う材料としてPSG膜(リンシリケイトガラス)を用いたが、この他にBSG膜(ボロンシリケイトガラス)やBPSG膜を用いることができる。さらに、これらの膜中にハロゲン元素(例えば塩素)を添加し、ゲッタリング効果を高めてもよい。また、これらの膜の成膜方法としては、平坦性を確保するためにスピンドル法を用いたが、気相法で作製する方法を採用したもよい。

8

## 【0036】

【効果】基板上にPSG膜を形成し、しかる後に下地酸化珪素膜を形成し、さらにニッケル等の金属元素によって低温結晶化(従来よりも低温での結晶化という意味)させた結晶シリコンを形成する構成とすることによって、この結晶シリコンを用いた半導体装置の電気的特性が、ニッケルの存在によって悪影響を受けることを防ぐことができた。

## 【図面の簡単な説明】

【図1】 実施例の作製工程を示す。

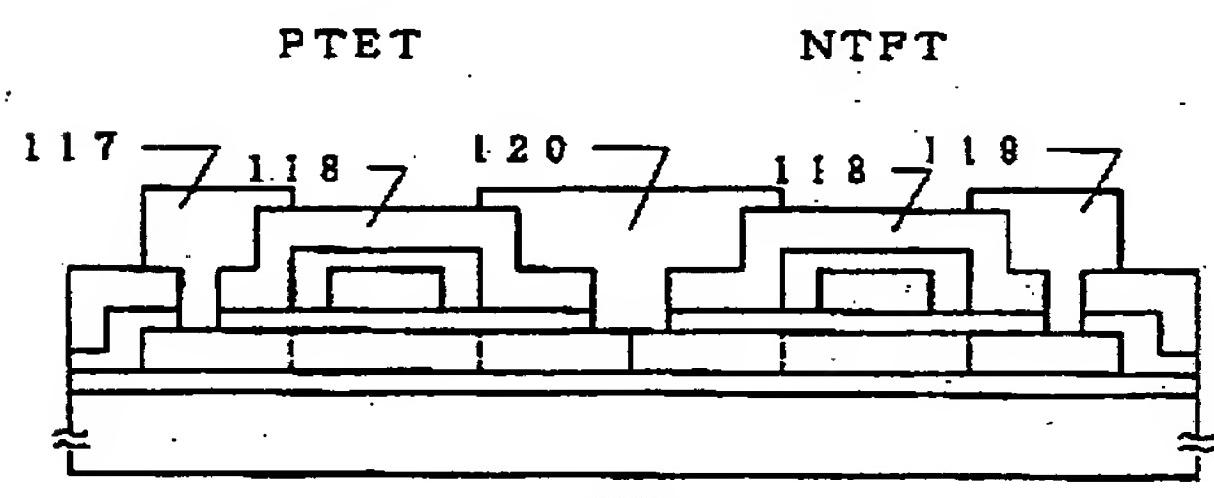
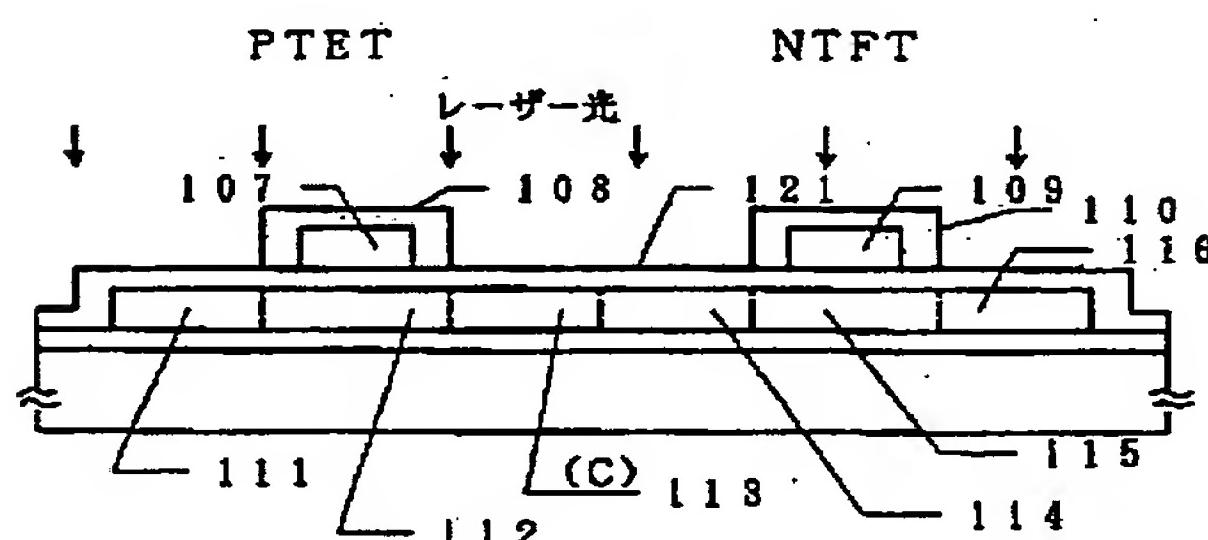
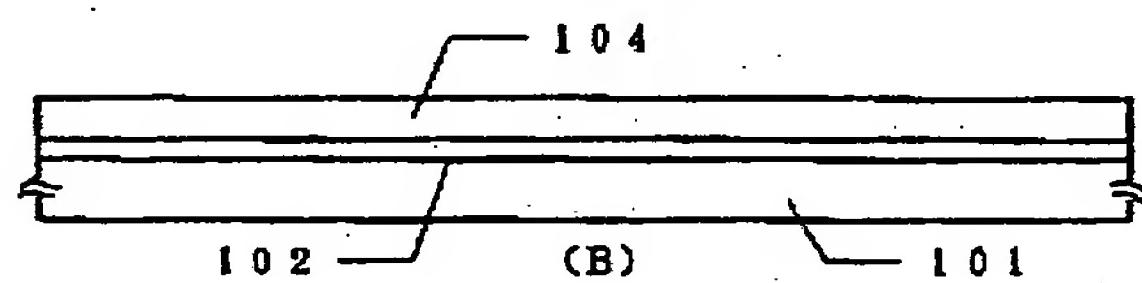
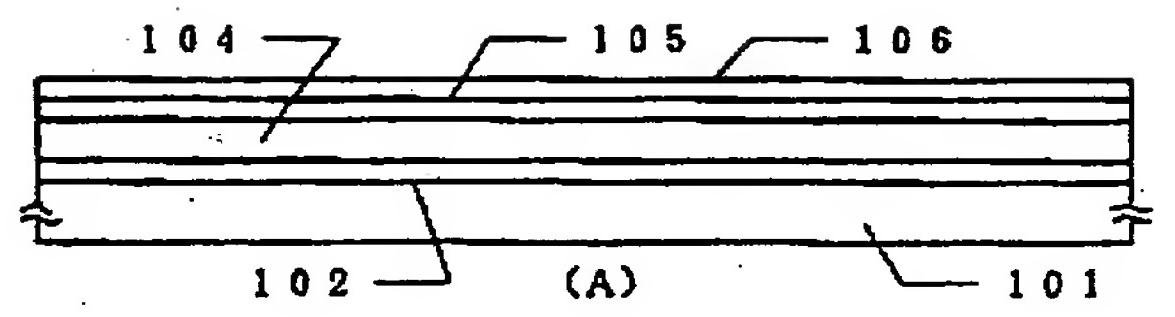
【図2】 実施例の作製工程を示す。

## 【符号の説明】

101	ガラス基板
102	下地膜(酸化珪素膜)
104	シリコン膜
105	絶縁膜(酸化珪素膜)
106	PSG膜
107	ゲート電極
108	陽極酸化層
20109	ゲート電極
110	陽極酸化物層
111	ソース／ドレイン領域
112	チャネル形成領域
113	ドレイン／ソース領域
114	ソース／ドレイン領域
115	チャネル形成領域
116	ドレイン／ソース領域
117	電極
118	層間絶縁物
30120	電極
119	電極
301	ガラス基板
302	下地膜(酸化珪素膜)
303	シリコン膜
304	絶縁膜(酸化珪素膜)
300	ゲート絶縁膜
306	ゲート電極
307	ソース／ドレイン領域
308	チャネル形成領域
40309	ドレイン／ソース領域
310	層間絶縁物
311	電極
312	電極
313	ITO(画素電極)
314	陽極酸化物層

(6)

【図1】



【図2】

